

借助 Quartus® Prime 专业版软件 v24.1, 释放 Agilex™ 5 FPGA E 系列的强大功能!

刚刚发布的 Quartus® Prime 软件 v24.1 现已支持 Altera 的全新中端 FPGA Agilex™ 5 FPGA E 系列, 现在即可下载该软件。随着新版 Quartus® Prime 软件的发布, 我们很高兴地宣布, 如今用户能够更容易地获得 Altera® Agilex™ 5 FPGA E 系列的强大功能, 且无需花费一分钱。

开启 FPGA 设计的未来:

免费许可证: 消除障碍, 助力创新。Quartus® Prime 专业版软件 v24.1 针对 Agilex™ 5 FPGA E 系列设备提供免费许可支持, 助力零成本推动创新!

简化设计流程: 您可以体验 Quartus® Prime 软件和以知识产权 (IP) 为中心的设计流程的无缝融合。我们的可配置设计示例让设计起步变得轻而易举, 您可专注于更有价值的事情, 全心投入创新。

全新嵌入式处理功能: Agilex™ 5 SoC FPGA 采用由双核 ARM Cortex-A76 处理器和双核 ARM Cortex-A55 处理器构成的全新非对称处理器系统, 由英特尔® Simics® 模拟器提供支持。此外, 功能丰富的 Nios® V 软核处理器在面积和性能方面进行了优化, 可用于 Agilex™ 5 FPGA 中的小型嵌入式 FPGA 应用。我们还与 [Arm](#)、[Wind River](#)、[Siemens](#)、[Ashling](#)、[MathWorks](#) 等伙伴合作, 提供一系列出色的工具, 以增强您的 FPGA 和嵌入式开发体验。

全面的知识产权 (IP) 产品组合: 我们为 Agilex™ 5 FPGA 提供经验证和测试的 IP 产品组合 (其中许多均为免费提供), 助您加快上市速度。您可利用面向以太网、PCI Express 和内存协议 (包括 LPDDR5 支持) 的硬核 IP 解决方案, 大幅减少逻辑单元占用率, 简化设计时序收敛。我们提供具有 PCS 功能的以太网 10G MAC 以及时间敏感网络 (TSN) 功能, 可以确保确定性和同步通信。在这一版本中, Agilex™ 5 FPGA 采用了支持 MIPI D-PHY 和 MIPI CSI-2 的新 IP, 以及基于面向 Agilex™ 5 FPGA 的视频和视觉处理 (VVP) 套件 IP 的全套视频解决方案。您可信赖 JESD204C IP、ORAN IP、LDPC IP、CPRI 和 eCPRI 等经验证的先进功能, 放心开启您的 Agilex™ 5 FPGA 设计之旅。

出色的功能: 借助 Quartus® Prime 专业版软件 v24.1, 您可充分利用 Altera® FPGA 的各项先进功能, 释放无限可能。这些功能包括:

- **Quartus® 软件 Exploration Dashboard (发现与探索仪表板) (预生产)**
 - 借助该功能, 您可在 Quartus® Prime 软件的不同实例中轻松协调和查看同时运行的多个项目的编译和时序结果。
- **全新编译功能: 预编译组件 (PCC) 生成流程**
 - 您可在编译过程中利用全新的预编译组件 (PCC) 生成流程, 缩短合成编译时间。
- **直接从 Quartus® Prime 的图形用户界面 (GUI) 启动仿真**
 - 您可通过“工具 > 运行仿真”菜单项, 直接从 Quartus® Prime 的图形用户界面 (GUI) 无缝启动仿真。无需额外步骤, 简化工作流程, 为您节省时间。
- **合成功能和增强功能**
 - 您可利用 RTL Linter 工具将旧 RTL 文件无缝转换为 Verilog/VHDL 标准, 增强 RAM 推理以提高资源利用率和性能, 并抑制无差错 RTL 模块中的警告以提高开发过程中的清晰度。

- **增强型时序分析器 (Timing Analyzer)**
 - 您可利用全新的脚本编辑选项来提高时序分析和 SDC 脚本的灵活性，通过特定组合逻辑环路的签核功能确保设计完整性，并通过芯片规划器 (Chip Planner) 中经优化的异步跨时钟域 (CDC) 可视化，获得对时序特性更深入的洞察。
- **高级链路分析器 (Link Analyzer) 的功能创新**
 - **链路构建器 (Link Builder):** 您可借助全新链路构建器工具，轻松创建和构建高速串行链路。您可自动导入通道/设备并生成原理图，从而简化链路构建的过程。
 - **支持高 DPI 显示器:** 通过自动 DPI 检测和针对高 DPI 显示器的图形用户界面缩放，提高显示质量和可读性，为用户带来更好的体验和可用性。
 - **增强型数据查看器 (Data Viewer):** 数据查看器经过优化，改进了前向纠错 (FEC) 码字错误分析，您可轻松解释和分析错误结果，从而制定更有效的纠错策略。
- **仿真时间改进:**
 - 用户界面更加直观，支持自动导入通道/设备和生成原理图。
 - 引入全新 Qrun 和 FEC 模型，加快仿真时间。
- **Agilex™ 7 IP 功能:**
 - R-Tile: 多通道 DMA IP (AXI)，支持高达 PCIe Gen 5 x16；事务层 (TL) 旁路模式可灵活集成第三方 PCIe 交换机 IP，同时提供 PCIe Gen5 x4 端点配置的全新设计示例
 - F-Tile: 利用 FastSIM 在 PIPE 模式下缩短仿真时间，并为所有示例设计提供 ubuntu 驱动程序支持
 - 扩展支持多达 64 个嵌入式端点设备
 - 交换机 IP 添加了调试工具套件 (DTK)，扩大了覆盖范围

加入我们的社区: 我们的软件工程副总裁兼总经理薛华表示：“Quartus® Prime 软件 v24.1 的发布让我们十分欣喜，这是 FPGA 设计领域的一个重要里程碑。全球工程师现在可以毫不费力地挖掘 Agilex™ 5 FPGA E 系列的巨大潜力。借助 Quartus® 简化的设计流程及其提供的基于这些先进设备开展设计的渠道，工程师可以充分发挥他们的创新潜力。Agilex™ 5 设备凭借出色的处理能力彻底改变了嵌入式 FPGA 应用，而 Quartus® 广泛的 IP 产品组合（包括以太网、PCI Express、LPDDR5 内存协议等一系列解决方案），以及对 MIPI D-PHY、CSI-2、视频解决方案套件和许多其他 IP 的支持更是锦上添花。此外，Quartus® Exploration Dashboard 提供了直观的洞察和优化建议，进一步优化了设计探索的过程。借助 Quartus® v24.1 提供的针对 E 系列 FPGA 的免费许可支持，以及对设计流程的简化，我们不断推动编译器技术发展，使其更易用、更快速，从而赋能工程师和创新者释放前所未有的创造力。”

开启您的旅程: 立即下载 Quartus® Prime 专业版软件 v24.1，开启无限可能之旅。欢迎访问 [Quartus® Prime 设计软件网页](#)，了解更多信息。

[探索 Quartus® Prime 专业版软件 v24.1 的新功能](#)